

IC CARD, ELECTRONIC EQUIPMENT TO BE CONNECTED WITH THE IC CARD AND RADIO COMMUNICATION TERMINAL USING THE IC CARD

Patent Number: JP9016732

Publication date: 1997-01-17

Inventor(s): MUROI KATSUMI; UCHIKURA TAKAO; ISHIKAWA HIROYUKI

Applicant(s): CASIO COMPUT CO LTD

Requested Patent: JP9016732

Application Number: JP19950189817 19950703

Priority Number(s):

IPC Classification: G06K19/00; G06K17/00; H04Q7/38; H04L9/32; H04M1/00

EC Classification:

Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide an IC card capable of switching it a function in accordance with the specification of equipment increasing the latitude in the choice of connectable equipment.

SOLUTION: An ID chip 28 is provided with two kinds of data transmission systems at least, detects the level of a serial interface terminal S10 at the time of reset and decides which data transmission system is to be adopted. Namely, when the serial interface terminal S10 is '1' at the time of reset, data are transmitted to/from a PHS terminal 4 by usual asynchronous transfer. On the other hand, when the serial interface terminal S10 is '0', data transfer (outgoing) from the PHS terminal 4 is performed by usual asynchronous transfer and data transfer (incoming) from the ID chip is performed by special transfer. In the case of special transfer, data are transferred for each character in the reception-enable state at the PHS terminal 4.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-16732

(43)公開日 平成9年(1997)1月17日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 06 K 19/00			G 06 K 19/00	T
17/00			17/00	D
H 04 Q 7/38			H 04 M 1/00	C
H 04 L 9/32			H 04 B 7/26	N
				109M
			審査請求 未請求 請求項の数9 FD (全11頁)	最終頁に統く

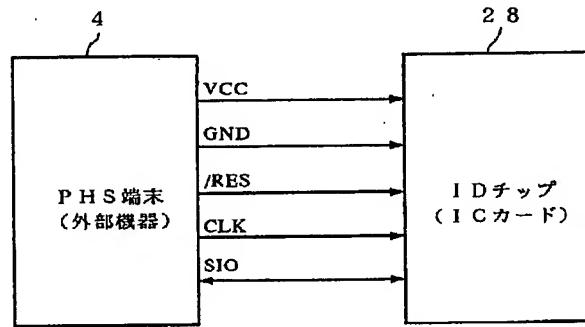
(21)出願番号	特願平7-189817	(71)出願人	000001443 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号
(22)出願日	平成7年(1995)7月3日	(72)発明者	室井 克己 東京都羽村市栄町3丁目2番1号 カシオ計算機株式会社羽村技術センター内
		(72)発明者	内倉 孝夫 東京都羽村市栄町3丁目2番1号 カシオ計算機株式会社羽村技術センター内
		(72)発明者	石川 博行 東京都羽村市栄町3丁目2番1号 カシオ計算機株式会社羽村技術センター内
		(74)代理人	弁理士 鹿嶋 英實

(54)【発明の名称】 I Cカード、該I Cカードが接続される電子機器、および該I Cカードを用いる無線通信端末

(57)【要約】

【課題】 機器の仕様に応じて機能を切り替えることができ、接続可能な機器の選択の幅を広げることができるI Cカードを提供する。

【解決手段】 I Dチップ28は、少なくとも、2種類のデータ伝送方式を備えており、リセット時に、シリアルインターフェース端子S I Oのレベルを検出し、どちらのデータ伝送方式を採用するかを決定する。すなわち、リセット時に、シリアルインターフェース端子S I Oが「1」の場合には、P H S端末4との間で通常の非同期型転送でデータ伝送を行う。一方、上記シリアルインターフェース端子S I Oが「0」の場合には、P H S端末4からのデータ転送(下り)を通常の非同期型転送で、I Dチップ28からのデータ転送(上り)を特殊転送で行う。特殊転送では、P H S端末4が受信可能な状態で1キャラクタ毎に転送する。



【特許請求の範囲】

【請求項1】 電子機器との間で通信を行うICカードにおいて、リセット時のデータ入出力端子のレベルを検出する検出手段と、前記検出手段によって検出された前記データ入出力手段のレベルに応じて、前記電子機器との間における通信機能を切り替える機能切替手段とを具備することを特徴とするICカード。

【請求項2】 前記通信機能は、前記電子機器との間におけるデータ伝送方式であることを特徴とする請求項1記載のICカード。

【請求項3】 前記データ伝送方式は、少なくとも、通常の半2重非同期型転送と、データ転送間に前記電子機器が受信可能となるまで送信を待機する遅延時間が設けられた特殊転送とであることを特徴とする請求項2記載のICカード。

【請求項4】 前記特殊転送は、前記電子機器へデータを転送する際にのみ用いられることを特徴とする請求項3記載のICカード。

【請求項5】 前記通信機能は、前記電子機器との間におけるデータ伝送速度であることを特徴とする請求項1記載のICカード。

【請求項6】 前記通信機能は、前記電子機器との間における暗号方式であることを特徴とする請求項1記載のICカード。

【請求項7】 着脱可能なICカードとの間で通信を行う電子機器において、

前記ICカードをリセットする際、自身の通信仕様に応じて、前記ICカードのデータ入出力端子のレベルを設定することにより、前記ICカードの通信機能を切り替えることを特徴とする電子機器。

【請求項8】 通信回線網に接続された自営基地局あるいは無線基地局を介して他の端末と情報を授受する無線通信端末において、

少なくとも、利用者個人用の通信情報を記憶し、端末本体に着脱可能な記憶媒体と、

前記記憶媒体をリセットする際、自身の通信仕様に応じて、前記記憶媒体のデータ入出力端子のレベルを設定することにより、前記記憶媒体の通信機能を切り替える制御手段とを具備することを特徴とする無線通信端末。

【請求項9】 前記制御手段は、前記記憶媒体との間でデータ伝送中に、他に処理するイベントが発生する場合には、前記通信機能を、データ転送間に、自身が受信可能となるまで送信を待機させる遅延時間が設けられた特殊転送とすることを特徴とする請求項8記載の無線通信端末。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子機器の動作を

制御する情報を記憶する着脱可能なICカード、該着脱可能なICカードに記憶された情報に基づいて動作を制御する電子機器、および該着脱可能なICカードの情報に基づいて、電話回線に接続された基地局を介して端末間で情報を授受する無線通信端末に関する。

【0002】

【従来の技術】 近年、情報の書き換えが可能で、個人の情報を記憶させ、電子機器との間で情報を授受することにより、電子機器の動作等を制御するICカードが開発、実用化されている。ICカードには、いくつかのタイプがあり、電子機器に応じて、どのタイプのICカードを用いるかは、予め決定されている。これは、電子機器とICカードとの間で情報を授受する際のプロトコル（データ伝送方式、伝送速度、暗号方式）が異なるためである。

【0003】 一般に、ICカードの動作を規定する供給周波数fと伝送速度dの比Rが、例えば、 $R = 4.9152 \text{ MHz} / 9600 \text{ bps} = 2^9 \text{ MHz} / \text{bps}$ となるように、比Rが 2^9 という整数値となる場合には、一般的なUARTハードウェア回路によって、半2重非同期伝送方式を用いることが可能である。この伝送方式は、ソフトウェアによるプログラムでも実現可能である。したがって、ICカードが装着される電子機器においては、ハードウェア回路を有していれば、比較的容易にICカードとの間で情報の授受が可能であり、仮に、ハードウェアがなくても、ソフトウェアによって実現できるので、装着する機器の選択を広げることができるという利点がある。

【0004】

【発明が解決しようとする課題】 しかしながら、電子機器とICカードとの間におけるデータ伝送をプログラムで実現する場合には、多少の問題が生じる。それは、例えば、ICカードが電子機器に情報を転送している場合、その信号間隔（データ間隔）は、ICカードの制御に依存するため、従来のICカード、および該ICカードが接続される電子機器では、電子機器側のプログラムがICカードからの情報を受信することに専念しなければならず、他のイベント処理が行えなくなるという恐れがある。

【0005】

そこで、ソフトウェアで伝送する場合には、データ伝送中でも、電子機器側で他のイベント処理を行えるようにするために、特殊な伝送方式を定義し、ICカードに当該特殊な伝送方式と上述した半2重非同期型伝送方式との2種の伝送方式をサポートさせることができられる。但し、この方法では、2種類の伝送方式のどちらを起動させるかをICカードに指示する必要が生じる。

【0006】

第1の方法としては、専用のI/O端子を設け、該I/O端子により、電子機器からICカードに對して指示するようにすればよい。しかしながら、この

第1の方法では、I/O端子が増えてしまい、集積度の高いICカードの設計が困難になるという問題がある。また、第2の方法としては、起動時の伝送方式を予め決めておき、電子機器からのコマンドで切り換える方法も考えられるが、そのためのコマンドを用意したり、電子機器が2種類の伝送方式をサポートしなければならず、ソフトウエア量が増加してしまうという問題が生じる。

【0007】そこで本発明は、機器との接続端子を増加させることなく、機器の仕様に応じて機能を切り替えることができ、接続可能な機器の選択の幅を広げることができるICカード、該ICカードが接続される電子機器、および該ICカードを用いる無線通信端末を提供することを目的とする。

【0008】

【課題を解決するための手段】上記目的達成のため、請求項1記載の発明によるICカードは、電子機器との間で通信を行うICカードにおいて、リセット時のデータ入出力端子のレベルを検出する検出手段と、前記検出手段によって検出された前記データ入出力手段のレベルに応じて、前記電子機器との間における通信機能を切り替える機能切替手段とを具備することを特徴とする。

【0009】また、好ましい態様として、前記通信機能は、例えば請求項2記載のように、前記電子機器との間におけるデータ伝送方式であってもよい。また、好ましい態様として、前記データ伝送方式は、例えば請求項3記載のように、少なくとも、通常の半2重非同期型転送と、データ転送間に前記電子機器が受信可能となるまで送信を待機する遅延時間が設けられた特殊転送とであってもよい。また、好ましい態様として、前記特殊転送は、例えば請求項4記載のように、前記電子機器へデータを転送する際にのみ用いられるものであってもよい。また、好ましい態様として、前記通信機能は、例えば請求項5記載のように、前記電子機器との間におけるデータ伝送速度であってもよい。また、好ましい態様として、前記通信機能は、例えば請求項6記載のように、前記電子機器との間における暗号方式であってもよい。

【0010】また、請求項7記載の発明による電子機器は、着脱可能なICカードとの間で通信を行う電子機器において、前記ICカードをリセットする際、自身の通信仕様に応じて、前記ICカードのデータ入出力端子のレベルを設定することにより、前記ICカードの通信機能を切り替えることを特徴とする。

【0011】また、請求項8記載の発明による無線通信端末は、通信回線網に接続された自営基地局あるいは無線基地局を介して他の端末と情報を授受する無線通信端末において、少なくとも、利用者個人用の通信情報を記憶し、端末本体に着脱可能な記憶媒体と、前記記憶媒体をリセットする際、自身の通信仕様に応じて、前記記憶媒体のデータ入出力端子のレベルを設定することにより、前記記憶媒体の通信機能を切り替える制御手段とを

具備することを特徴とする。また、好ましい態様として、前記制御手段は、例えば請求項9記載のように、前記記憶媒体との間でデータ伝送中に、他に処理するイベントが発生する場合には、前記通信機能を、データ転送間に、自身が受信可能となるまで送信を待機させる遅延時間が設けられた特殊転送としてもよい。

【0012】本発明では、リセット時に、検出手段によって、データ入出力端子のレベルを検出する。そして、機能切替手段によって、検出手段で検出されたデータ入出力手段のレベルに応じて、電子機器との間における通信機能を切り替える。通信機能として、例えば、少なくとも、通常の半2重非同期型転送と、データ転送間に前記電子機器が受信可能となるまで送信を待機する遅延時間が設けられた特殊転送とからなる電子機器との間におけるデータ伝送方式とする。したがって、機器との接続端子を増加させることなく、機器の仕様に応じて機能を切り替えることが可能となり、接続可能な機器の選択の幅を広げることが可能となる。

【0013】

【発明の実施の形態】以下、図面を参照して本発明の実施例について説明する。本実施例では、ICカードが接続（装着）される電子機器としてPHS端末を採用した例について説明する。

A. 無線通信システムの構成

図1は本発明の一実施例によるPHS端末等の無線通信システムの構成を示すブロック図である。図において、1は、全国に張り巡らされた通常のアナログ電話回線網、あるいはデジタル回線網（以下、総称して通信回線網という）である。次に、自営基地局（親機）2は、通信回線網1に接続され、事業所や家庭等に設置されており、自身が電話機能を有するとともに、電話回線網1とPHS端末4とを無線で接続し、他の端末や自営基地局との通信線路を確立する。また、公衆基地局3は、通信回線網1に接続され、屋外や公共施設等に設置されており、通信回線網1と、屋外や公共施設等に持ち出されたPHS端末4とを無線で接続し、他の端末や自営基地局との通信線路を確立する。

【0014】次に、PHS端末4、4は、利用者に携帯され、屋内もしくは屋外において、本体に記憶された通信情報を従って、上記自営基地局2や公衆基地局3に対して無線によって回線接続要求を出して、他の自営基地局もしくは他のPHS端末と通信することができるようになっている。また、図示するように、自営基地局2との間で親子登録されたPHS端末4aは、やはり本体に記憶された通信情報を従って、同じ自営基地局2との間で親子登録された他のPHS端末4bと直接通信する子機間直接通信を行えるようになっている。

【0015】また、該PHS端末4は、利用者個人にとて用いられる通信情報が記憶された、着脱可能なIDチップ28を備えており、上記本体に記憶された通信情

報に代えて、該IDチップ28の通信情報に従っても、他の自営基地局もしくは他のPHS端末と通信が可能となっている。すなわち、該IDチップ28がICカードに相当する。該IDチップ28には、利用者個人の情報として、例えば、相手先の電話番号、短縮番号、サービス提供事業者の特定電話番号、子機間直接通話を行うためのトランシーバ・コード等が記憶されており、PHS端末4は、利用者に指示もしくは自動的に、本体の記憶装置または上記IDチップ28の情報に基づいて、発着信、その他の動作を制御するようになっている。なお、該IDチップ28の詳細については後述する。

【0016】次に、上述した網管理局は、図示しないデータベースに位置登録情報や認証情報、課金情報を格納し、通信回線網1を制御して端末間での通信を管理するとともに、データベースにボイスメール等の各種データを蓄積し、PHS端末4からの要求に応じて、上記ボイスメールやデータを利用者に与える各種のサービスを提供する。

【0017】B. PHS端末の構成

次に、図2は、本実施例によるPHS端末4の構成を示すブロック図である。図において、10は、送受信部であり、受信部11および送信部12からなる周波数変換部と、送受信機能を有するモデム（デジタル変復調部）13とから構成されている。周波数変換部の受信部11は、送信/受信を振り分けるアンテナスイッチ14を介して入力される、アンテナANTで受信した信号を、PLLシンセサイザ15から出力される所定周波数の局部発振信号と混合することにより、1.9GHz帯から1MHz帯付近のIF（中間周波）信号に周波数変換する。また、周波数変換部の送信部12は、後述するモデム13から供給されるπ/4シフトQPSKの変調波をPLLシンセサイザ15から出力される所定周波数の局部発振信号と混合することにより、1.9GHz帯に周波数変換し、アンテナスイッチ14を介してアンテナANTから輻射する。次に、上述したモデム13の受信部は、周波数変換部の受信部11からのIF信号を復調し、IQデータに分離してデータ列とし、TDMA処理部16へ送出する。また、モデム13の送信部では、TDMA処理部16から供給されるデータからIQデータを作成して、π/4シフトQPSKの変調をして周波数変換部の送信部12へ送出する。

【0018】TDMA処理部16は、無線周波数を時間分割し、特定の時間帯でバースト状に送受信信号を伝送するTDMA（Time Division Multiple Access：時分割多元接続）処理を行なう。すなわち、TDMA処理部16は、受信側では、モデム13から供給されるデータから所定タイミングで1スロット分のデータを取り出し、このデータの中からユニークワード（同期信号）を抽出してフレーム同期信号を生成し、かつ、制御データ部および音声データ部のスクランブル等を解除して、こ

のスロットのフォーマットから構成データを取り出し、制御データを制御部に送り、音声データをスピーチコーディック部17に転送する。送信側では、スピーチコーディック部17から転送されてくる音声データに制御データを付加して送信データを作成し、スクランブル等を付与した後にユニークワード等を付加して、1スロット分の送信データを作成し、所定タイミングで、すなわちフレームの自己割り当てスロットに挿入してモデム13に送出する。また、TDMA処理部16は、自営基地局（親機）または無線通信端末、PHS端末（子機）が同一の周波数で時間的に信号が重ならないように送信し、相互に通信を行なうように処理するものである。各局はフレーム内の割り当てられたタイムスロットに信号を送出し、この信号が他の信号に衝突しないようにその時間位置制御（バースト同期制御）を行なう。

【0019】次に、上述したスピーチコーディック部17は、デジタルデータの圧縮/伸張処理を行うものであり、受信側および送信側とで構成されている。受信側は、TDMA処理部16から供給されるADPCM音声信号（4ビット×8kHz=32kbps）をPCM音声信号（8ビット×8kHz=64kbps）に復号化することにより伸張して音声変換回路18に出力する。送信側は、音声変換回路18から供給されるPCM音声信号をADPCM音声信号に符号化することにより圧縮してTDMA処理部16へ送出する。

【0020】次に、音声変換回路18は、アナログ/デジタル変換処理を行うものであり、受信部は、スピーチコーディック部17から供給されるPCM音声信号をD/A変換によりアナログ音声信号へ変換し、スピーカ20から発音させ、送信部は、マイク21から入力されたアナログ音声信号をA/D変換によりPCM信号に変換し、スピーチコーディック部17に送出する。スピーカ20およびマイク21は、握り部分を介して結合して一体化した送受器（ハンドセット）として構成される。

【0021】次に、キー入力部22は、相手先の電話番号を入力するダイヤルキーや、オンフック/オフフックを行うスイッチ、音声出力を変えるボリュームスイッチ等から構成される。これらキーやスイッチの状態は制御部23に供給される。次に、制御部23は、所定のプログラムに従って装置全体を制御する。ROM24には上記制御部23で実行されるプログラムや、種々のパラメータ等が格納されている。また、RAM25には、上記制御部23の制御に伴って生成されるデータが格納されたり、ワーキングエリアとして用いられる。なお、RAM25の記憶は、図示しない二次電池等からの電源により保持されている。

【0022】次に、表示部26は、動作モードや、電話番号、通話時間等の各種データ、サービス提供事業者5からのサービス選択メニュー等を表示する液晶表示器や、スイッチ等のオン/オフ等を示すLEDから構成されて

おり、上記制御部の制御の下、各種データを表示するとともに、タッチパネルとなっており、表示したアイコン等が利用者もしくは図示しないタッチペンによって指示（押下）されると、そのアイコンに割り当てられた機能が実行されるようになっている。

【0023】EEPROM27には、当該PHS端末が正規の利用者によって使用されているかを判別するための暗証番号や、後述するIDチップ28と同様に、相手先の電話番号、短縮番号、サービス提供事業者の特定電話番号、子機間直接通話を行うためのトランシーバ・コード等が記憶されている。また、IDチップ28は、当該PHS端末4に着脱可能であり、前述したように、利用者個人にとって利用される通信情報として、相手先の電話番号、短縮番号、サービス提供事業者の特定電話番号、子機間直接通話を行うためのトランシーバ・コード等が記憶されている。該IDチップ28は、前述したように、利用者が屋外に外出する際に携帯され、他の自営基地局（親機）との間で親子登録された他のPHS端末に装着される。インターフェース29は、上記IDチップ28とデータ授受するものであり、IDチップ28が装着されたことを検出する着脱検出部を備えており、制御部23の制御に基づいて、IDチップ28との間でデータ授受を行う。特に、本実施例では、IDチップ28との間でデータを送受信するシリアルインターフェースSIO（信号線）の起動時の状態（「0」か「1」）に応じて、2種類の伝送方式のいずれかでデータ伝送を行うようになっている。リング部30は、着信等を知らせるリングを鳴らす。

【0024】C. IDチップの構成

次に、図3は、上述したIDチップ28の構成を示すブロック図である。図において、IDチップ28は、CPU40、ROM41、RAM42、EEPROM43、およびコネクタ44から構成されている。CPU40は、PHS端末4との間で各種データを授受するための通信制御を行う。特に、本実施例では、前述したように、データを送受信するシリアルインターフェースSIO（信号線）の起動時における状態（「0」か「1」）に応じて、2種類の伝送方式のいずれかでデータ伝送を行っている。ROM41には、上記CPU40によって実行されるプログラムが格納されている。また、RAM42は、CPU40によるプログラム実行時におけるワークエリアとして用いられる。EEPROM43は、図4に示すデータが格納される。図において、電話番号は、例えば、PS電話番号、事業者ID、事業者キャリア番号等の公衆基地局を介して通話する場合に必要とされる情報を記憶する領域である。次に、短縮ダイヤルは、内線番号、自営親機ID、自営用キャリア番号等の自営基地局（親機）を介して通話する場合に必要とされる情報を記憶する領域である。また、トランシーバ・コードは、トランシーバ番号、トランシーバシステム

ム呼出符号、子機間キャリア番号等の子機間直接通話する場合に必要とされる情報を記憶する領域である。

【0025】ここで、図5は、外部機器であるPHS端末4とICカードに相当するIDチップ28との接続信号ラインを示す概念図である。図において、上述したコネクタ44には、外部機器であるPHS端末4との間で接続される、電源VCC、グランド（接地）GND、リセット信号/RES、クロック信号CLK、シリアルインターフェースSIO（Serial IO）、それぞれの端子が引き出されている。これら端子は、図6に示すような機能を有している。すなわち、電源VCCおよびグランドGNDは、電源供給のための端子である。リセット信号/RESは、IDチップ28内のCPU40をリセットする入力端子である。クロック信号CLKは、IDチップ28内のCPU40へ供給される入力端子である。また、シリアルインターフェースSIOは、双方向のデータ信号であり、PHS端末4の制御部23との間で、半2重非同期型転送によってデータを授受する。該シリアルインターフェースSIOは、リセット時および入力時には、IDチップ28内でプルアップされる。

【0026】ここで、図7は、外部機器であるPHS端末4とICカードに相当するIDチップ28との間ににおける基本シーケンスを示す概念図である。図において、IDチップ28は、外部機器としてのPHS端末4からの命令（コマンド）に対して、1つの返答（レスポンス）を送信するようになっており、例えば、PHS端末4が情報要求コマンドを発行することにより、IDチップ28のEEPROM43に記憶されている情報（電話番号、短縮ダイヤル、トランシーバ・コード等）の読み出し/書き込みが行われる。

【0027】D. 実施例の動作

次に、実施例の動作を図9のフローチャートに基づいて説明する。図9に示す動作は、IDチップ28のCPU40で実行される。すなわち、リセット端子/RESがハイレベルになると、CPU40は、シリアルインターフェース端子SIOのレベルが「0」か否かを判別する（ステップS901）。そして、シリアルインターフェース端子SIOが「0」であると判断すると、特殊転送処理を実行するために、ROM41に記憶されている特殊転送処理のためのプログラムを実行する（ステップS902）。一方、シリアルインターフェース端子SIOが「1」であると判断すると、通常の半2重非同期転送処理を実行するために、ROM41に記憶されている半2重非同期転送処理のためのプログラムを実行する（ステップS903）。

【0028】前述したように、IDチップ28は、少なくとも、2種類のデータ伝送方式を備えており、図8に示すように、リセット時（起動時）に、シリアルインターフェース端子SIOのレベルを検出し、どちらのデータ伝送方式を採用するかを決定するようになっている。

すなわち、リセット時（起動時）に、シリアルインターフェース端子S I Oが「1」の場合には、外部機器であるP H S端末4との間で通常の非同期型転送でデータ伝送を行い、上記シリアルインターフェース端子S I Oが「0」の場合には、外部機器であるP H S端末4からのデータ転送（下り）を通常の非同期型転送で、I Dチップ28からのデータ転送（上り）を特殊転送で行うようになっている。特殊転送では、外部機器であるP H S端末4からの指示により、1キャラクタ毎に送信する。なお、該特殊転送の詳細については後述する。

【0029】E. 信号フォーマット、コマンドフォーマットおよびレスポンスフォーマット

次に、上述した外部機器であるP H S端末4とI Dチップ28との間で授受される信号フォーマット、コマンドフォーマットおよびレスポンスフォーマットの構成について説明する。ここで、図9は、本実施例による信号フォーマットを示す概念図、図10は、本実施例によるコマンドフォーマットを示す概念図、および図11は、本実施例によるレスポンスフォーマットを示す概念図である。まず、図9において、信号（1キャラクタ）は、データの先頭を示すスタートビット（1ビット）s t、データビット（8ビット、LSBファースト）b 0～b 7、奇数パリティ・ビット（1ビット）p、ストップ・ビット（1ビット）s t pの全11ビットで構成されている。転送速度は、9600 b p sである。

【0030】次に、図10において、外部機器であるP H S端末4からI Dチップ28に送信されるコマンドは、コマンドの開始を示す開始コード（1バイト）、コマンドの長さを示すブロック長（1バイト）、コマンドクラス（1バイト）、コマンドコード（1バイト）、データ（nバイト）、およびB C C（1バイト）で構成されている。上記開始コードは、16進法で「3AH」、A S C I Iコードで「:」である。また、ブロック長は、上記コマンドクラス、コマンドコードおよびデータを合計したバイト数を示す。また、B C Cは、ブロック長、コマンドクラス、コマンドコード、データおよびB C C（自身）の排他的論理和（X O R）をとったときに「0」となるような値をとる。

【0031】次に、図11において、上記コマンドに対して、I Dチップ28から外部機器であるP H S端末4に送信されるレスポンスは、レスポンスの開始を示す開始コード（1バイト）、ブロック長（1バイト）、コマンドクラスの写し（1バイト）、コマンドコードの写し（1バイト）、レスポンスコード（1バイト）、データ（nバイト）、およびB C C（1バイト）で構成されている。上記開始コードは、コマンドと同様に、16進法で「3AH」、A S C I Iコードで「:」である。また、ブロック長は、コマンドクラスの写し、コマンドコードの写し、レスポンスコードおよびデータを合計したバイト数を示す。また、B C Cは、ブロック長、コマン

ドクラスの写し、コマンドコードの写し、レスポンスコード、データおよびB C C（自身）の排他的論理和（X O R）をとったときに「0」となるような値をとる。

【0032】F. 特殊転送の動作

次に、上述した実施例による外部機器であるP H S端末4とI Cカードに相当するI Dチップ28との間におけるデータ転送の動作について説明する。なお、以下では、P H S端末4の通話手順については従来技術と同様であるので、説明を省略する。

【0033】図12は、本実施例において、前述した2種類のデータ伝送方式のうち、特殊転送方式におけるデータ伝送を示すタイミングチャートである。I Dチップ28が起動される前の状態では、シリアルインターフェース端子S I Oは、外部機器であるP H S端末4からみて、出力ポートに設定されており、2種類のデータ転送、すなわち、通常の半2重非同期型転送か特殊転送のうち、どちらでデータ転送を行うかを、I Dチップ28に指示すべく、「0」か「1」のどちらかに設定されている。

【0034】このような状態で、図12に示す時刻t₀で、リセット/RESがハイレベルになると、I Dチップ28は、リセットが解除され、起動される。I Dチップ28は、起動されると、シリアルインターフェース端子S I Oのレベルを確認する。ここで、シリアルインターフェース端子S I Oのレベルが「1」であると、前述したように、通常の半2重非同期型転送に設定される。一方、図12に示すように、シリアルインターフェース端子S I Oのレベルが「0（GND）」であると、特殊転送に設定される。外部機器であるP H S端末4は、リセット解除後、シリアルインターフェース端子S I Oを入力ポートに設定する。これにより、シリアルインターフェース端子S I Oは、時刻t₁において、I Dチップ28内部のプルアップ抵抗により「1（VCC）」になる。

【0035】次に、I Dチップ28は、シリアルインターフェース端子S I Oの「1」を確認すると、時刻t₂において、シリアルインターフェース端子S I Oに「0」を出し、送信アイドル状態になる。I Dチップ28は、初期化が終了すると、リセット解除に対するリセット応答を返答するために、外部機器であるP H S端末4に送信の意志を通知する。これは、時刻t₃において、シリアルインターフェース端子S I Oを「1」にすることであり、I Dチップ28でシリアルインターフェース端子S I Oを入力ポートに設定することで実現される。そして、I Dチップ28は、シリアルインターフェース端子S I Oが「0」になるまで、送信を待機する。次に、外部機器であるP H S端末4は、受信可能な場合には、時刻t₄において、シリアルインターフェース端子S I Oに「0」を出し、入力ポートに切り替える。ここで、時刻t₃～時刻t₄の時間をT a1とする。

【0036】IDチップ28は、時刻 t_4 でシリアルインターフェース端子SIOが「0」になると、時刻 t_5 から、1ビット長の「1」信号、および図9に示すスタートビットから始まるデータを、外部機器であるPHS端末4へ転送する。IDチップ28は、パリティビットPまで転送すると、時刻 t_6 において、シリアルインターフェース端子SIOを「1」とすることにより、入力ポートに設定する。ストップビットstopは、これにより実現される。外部機器であるPHS端末4は、上記データを受信後、再び、受信可能になり次第、すなわち、時刻 t_7 において、シリアルインターフェース端子SIOを「0」にする。ここで、時刻 t_6 ～時刻 t_7 の時間をTa2とする。

【0037】IDチップ28は、時刻 t_7 でシリアルインターフェース端子SIOが「0」になると、時刻 t_8 から、1ビット長の「1」信号、および図9に示すスタートビットから始まる次のデータを、外部機器であるPHS端末4へ転送する。以下、IDチップ28は、同様に、外部機器であるPHS端末4へデータを順次転送する。そして、全データの転送が完了すると、IDチップ28は、シリアルインターフェース端子SIOを入力ポートに設定し、コマンド受信待ちとする。

【0038】このように、上述した本実施例による特殊転送によれば、データ転送間に、図12に示す時間Ta1、Ta2、……を設けることにより、外部機器であるPHS端末4は、IDチップ28からのレスポンス送信を遅延させることができるので、この時間Ta1、Ta2、……の間に、他のイベント処理を行うことができる。これに対して、外部機器がハードウェア回路およびプログラム処理の場合で、かつ、他に処理するイベントが発生しないシステムにおいては、シリアルインターフェース端子SIOを「1」としてリセット解除（起動）し、通常の半2重非同期型転送でデータ伝送すればよい。このように、ICカードに相当するIDチップ28の端子を増やすことなく、外部機器の性能、仕様に応じて、データ伝送方式を選択できるので、外部機器の選択幅を広げることができるようになる。

【0039】G. 第1変形例

上述した実施例では、2種類のデータ伝送方式として、通常の半2重非同期型転送と、データ転送間にレスポンス送信の遅延時間を設けた特殊転送とを採用したが、これに限ることなく、例えば、リセット解除時（起動時）に、シリアルインターフェース端子SIOのレベルに応じて、伝送ボーレート（速度）を切り替えるようにしてもよい。この場合、リセット解除時（起動時）に、シリアルインターフェース端子SIOが「1」の場合には、9600bpsとし、「0」の場合には、19200bpsとする。このように、起動時のシリアルインターフェース端子SIOのレベルに応じて、伝送ボーレートを選択できるようにすれば、より高速でデータ伝送を行え

るPHS端末4（外部機器）に対しては伝送時間を短縮でき、かつ、シリアルインターフェース端子SIOを用いることにより、他の端子を増やすことなく実現できる。

【0040】H. 第2変形例

第2変形例としては、リセット解除時（起動時）に、シリアルインターフェース端子SIOのレベルに応じて、PHS端末4（外部機器）との間で認証を行う際の暗号方式を切り替えるようとする。この場合、リセット解除時（起動時）に、シリアルインターフェース端子SIOが「1」の場合には、第1の暗号方式を採用し、「0」の場合には、第2の暗号方式を採用する。このように、起動時のシリアルインターフェース端子SIOのレベルに応じて、暗号方式を選択できるようすれば、暗号方式を切り替えるコマンドを用意しなくても、2種類の暗号を使い分けることがき、かつ、シリアルインターフェース端子SIOを用いることにより、他の端子を増やすことなく実現できる。

【0041】なお、上述した実施例あるいは変形例では、外部機器として、PHS端末4について説明したが、これに限ることなく、着脱可能なICカードとの間でデータを授受するものであれば、例えば、携帯電話機、ペーパーライ、PDA（Personal Digital Assistant）等、他の電子機器でもよいことは言うまでもない。

【0042】

【発明の効果】本発明によれば、リセット時に、検出手段によって、データ入出力端子のレベルを検出した後、機能切替手段によって、検出手段で検出されたデータ入出力手段のレベルに応じて、電子機器との間における通信機能を切り替えるようにしたので、以下の効果が得られる。

(1) ICカードの端子を増やすことなく、電子機器の性能、仕様に応じて、データ伝送方式を選択できるので、接続（装着）できる電子機器の選択幅を広げることができる。

(2) また、起動時のデータ入出力端子のレベルに応じて、伝送ボーレートを選択できるようすれば、より高速でデータ伝送を行える電子機器に対しては伝送時間を短縮でき、かつ、既存のデータ入出力端子を用いることにより、他の端子を増やすことなく実現できる。

(3) また、起動時のデータ入出力端子のレベルに応じて、暗号方式を選択できるようすれば、暗号方式を切り替えるコマンドを用意しなくても、2種類の暗号を使い分けることがき、かつ、既存のデータ入出力端子を用いることにより、他の端子を増やすことなく実現できる。

【図面の簡単な説明】

【図1】本発明の一実施例によるPHS端末等の無線通信システムの構成を示すブロック図である。

【図2】本実施例によるPHS端末の構成を示すブロッ

ク図である。

【図3】本実施例によるIDチップの構成を示すブロック図である。

【図4】本実施例によるIDチップ内のEEPROMのデータ構成を示す概念図である。

【図5】本実施例による外部機器であるPHS端末とICカードに相当するIDチップとの接続信号ラインを示す概念図である。

【図6】本実施例によるPHS端末とIDチップとの接続端子の機能を示す概念図である。

【図7】本実施例による外部機器であるPHS端末とICカードに相当するIDチップとの間における基本シーケンスを示す概念図である。

【図8】本実施例によるIDチップのリセット時におけるシリアルインターフェース端子の状態によるデータ伝送方式の切り替えを示す概念図である。

【図9】本実施例の動作を説明するフローチャートである。

【図10】本実施例による信号フォーマットを示す概念図である。

【図11】本実施例によるマンドフォーマットを示す概念図である。

【図12】本実施例によるレスポンスフォーマットを示す概念図である。

【図13】本実施例による2種類のデータ伝送方式のうち、特殊転送方式におけるデータ伝送を示すタイミングチャートである。

【符号の説明】

- 1 通信回線網
- 2 自営基地局

3 公衆基地局

4 PHS端末(無線通信端末)

5 網管理局

ANT アンテナ

10 送受信部

11 受信部

12 送信部

13 モデム部

14 アンテナスイッチ

15 PLLシンサイザ

16 TDMA処理部

17 スピーチコーディック部

18 音声変換回路

20 スピーカ

21 マイク

22 キー入力部

23 制御部(制御手段)

24 ROM

25 RAM

26 表示部

27 EEPROM

28 IDチップ(I Cカード、記憶媒体)

29 インターフェース

30 リンガー

40 CPU(検出手段、機能切替手段)

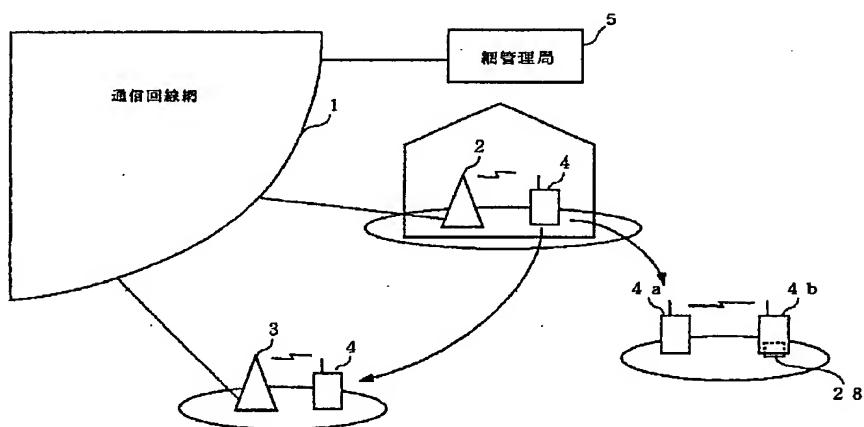
41 ROM

42 RAM

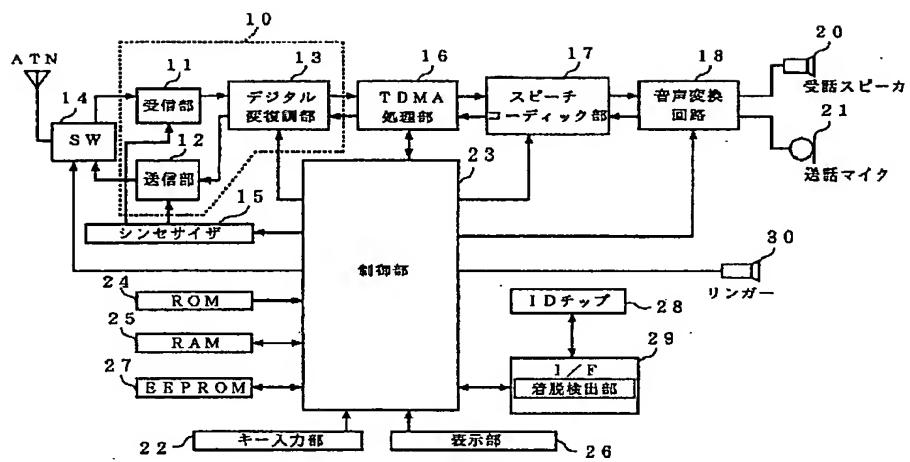
43 EEPROM

44 コネクタ

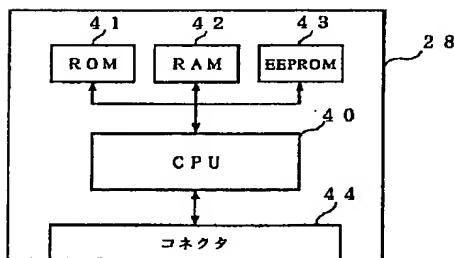
【図1】



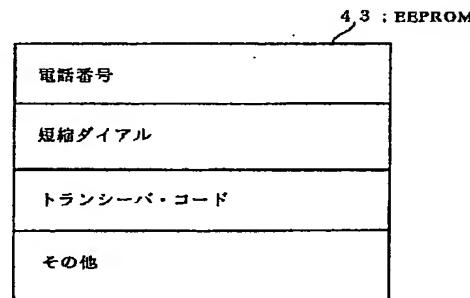
【図2】



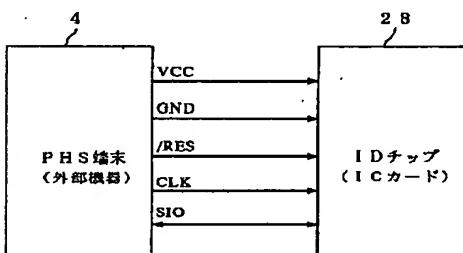
【図3】



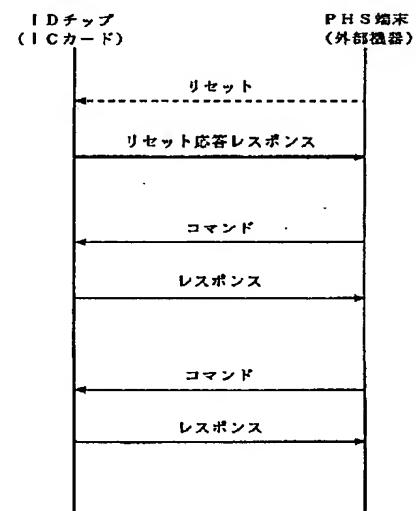
【図4】



【図5】



【図7】



【図6】

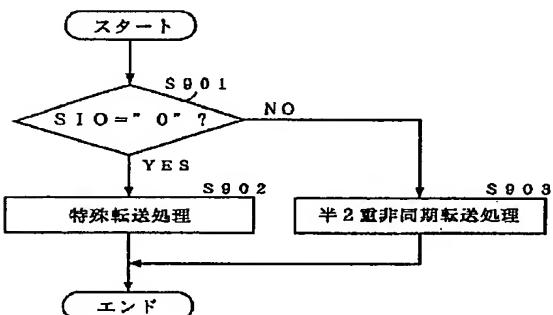
名称	記号	信号方向 外部 I D	機能	備考
電源	V C C	→	I Dチップへの電源供給端子	
電源	G N D	→	I Dチップへの電源供給端子	
リセット	/ R E S	→	I Dチップへのリセット入力端子	
クロック	C L K	→	I Dチップへのクロック入力端子	
シリアル インタフェイス	S I O	← →	シリアルデータ入出力端子	注1

注1：リセット時及び入力時は I C カード内部でブルアップされている。

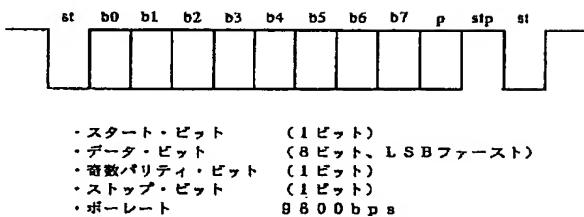
【図8】

	外部機器 → I Dチップ	外部機器 ← I Dチップ
(1) S I O = 1 起動	通常の非同期型転送	通常の非同期型転送
(2) S I O = 0 起動	通常の非同期型転送	特殊転送

【図9】



【図10】



【図11】



① 開始コード	(1バイト)	：	(3 A H)
② ブロック長	(1バイト)	②+④+⑤	(バイナリ)
③ コマンドクラス	(1バイト)		(バイナリ)
④ コマンドコード	(1バイト)		(バイナリ)
⑤ データ	(nバイト)		(バイナリ)
⑥ B C C	(1バイト)	② - ③ - ④ - ⑤ - ⑥ = 0	(バイナリ)

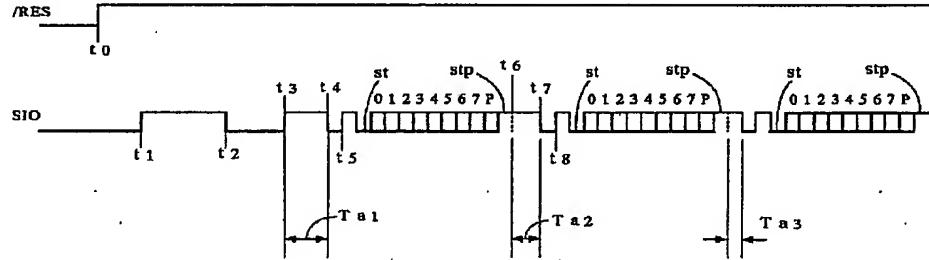
(注1) $- = X O R$

【図12】

①	②	③	④	⑤	⑥	⑦
① 開始コード	(1バイト)					(3A H)
② ブロック長	(1バイト)	①+④+⑤+⑥				(バイナリ)
③ コマンドクラスの写し (1バイト)						(バイナリ)
④ コマンドコードの写し (1バイト)						(バイナリ)
⑤ レスポンスコード (1バイト)						(バイナリ)
⑥ データ (nバイト)						(バイナリ)
⑦ BCC	(1バイト)	② ^ ③ ^ ④ ^ ⑤ ^ ⑥ ^ ⑦ - D				(バイナリ)

(注1) ^ = XOR

【図13】



フロントページの続き

(51) Int. Cl. 6
H 04 M 1/00

識別記号

序内整理番号

F I
H 04 L 9/00

技術表示箇所

673E